

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-181389

(43)Date of publication of application : 28.06.1994

(51)Int.Cl.

H05K 3/46

(21)Application number : 04-331720

(71)Applicant : NEC CORP

(22)Date of filing : 11.12.1992

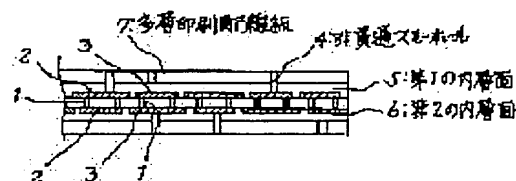
(72)Inventor : KAWAMATA MAKOTO

## (54) MULTILAYER PRINTED-WIRING BOARD

## (57)Abstract:

PURPOSE: To contrive a reduction in the necessary number of through holes and a reduction by half in the kinds of non-through holes in a multilayer printed-wiring board.

CONSTITUTION: Patterns 2 and 3 having different potentials are wired in two internal layer surfaces 5 and 6 in a lattice form and the equipotential patterns between the two surfaces are made to connect to each other through inner via holes 1. Thereby, the necessary number of through holes is decreased and the kinds of non-through holes 4 are reduced by half.



## LEGAL STATUS

[Date of request for examination] 11.12.1992

[Date of sending the examiner's decision of rejection] 14.11.1995

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**Japanese Unexamined Patent Publication  
No. 181389/1994 (Tokukaihei 6-181389)**

A. Relevance of the Above-identified Document

The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

B. Translation of the Relevant Passages of the Document

See also the attached English Abstract.

[0013]

Fig. 1 is a plane view illustrating a first inner layer surface of a multi-layered printed circuit board, according to an embodiment of the present invention. Fig. 2 is a plane view of a second inner layer viewed from the first inner layer. Fig. 3 is a cross sectional view taken along the line A-A' of Fig. 1 and the line B-B' of Fig. 2, and is showing two of the inner layers being combined.

[0014]

As illustrated in Fig. 1, on the first inner layer surface 5, power source system blocks 2 and GND system pattern blocks 3 are arranged in a matrix manner, and only the power source system blocks 2 are connected in an oblique line manner. Similarly, on the second inner layer surface 6, the pattern blocks 2 and 3 are arranged in

a matrix manner, and only the GND system blocks 2 are connected in an oblique line manner.

[0015]

These two inner layer surfaces 5 and 6 are laminated, and the pattern blocks having the same electric potential are connected via inner via holes 1. Further, the oblique-line manner connections of the pattern blocks on the first inner layer surface can be opposite in the second inner layer surface.

[0016]

Further, each of the first and second inner layer surfaces 5 and 6 has, within a single surface, the power source system pattern 2 and the GND pattern 3. Thus, such a non-penetrating through hole that extends over the center of a substrate is not needed in the multilayered printed circuit board 7, to realize a connection between an outer layer surface and the power source pattern 2 and/or the GND pattern 3 on the inner surface layer surface 5 or 6, via a non-penetrating through hole 4.

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-181389

(43)公開日 平成6年(1994)6月28日

(51)Int.Cl.<sup>5</sup>

H 0 5 K 3/46

識別記号

庁内整理番号

F I

技術表示箇所

N 6921-4E

G 6921-4E

審査請求 有 請求項の数 2(全 3 頁)

(21)出願番号 特願平4-331720

(22)出願日 平成4年(1992)12月11日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 河股 誠

東京都港区芝五丁目7番1号 日本電気株式会社内

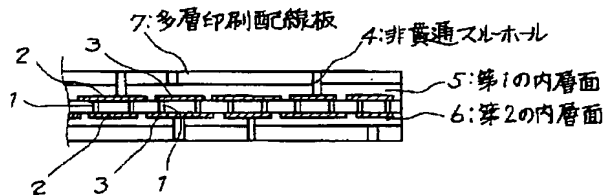
(74)代理人 弁理士 菅野 中

(54)【発明の名称】 多層印刷配線板

(57)【要約】

【目的】 多層印刷配線板において、貫通スルーホールの所要数の削減及び非貫通スルーホールの種類の半減を図る。

【構成】 2つの内層面5、6に電位の異なるパターン2、3を格子状に配線し、2面間の同電位パターンをインナーパイアホール1で接続させる。これによって、貫通スルーホールの所要数が減り、非貫通スルーホールの種類が半減する。



**【特許請求の範囲】**

**【請求項1】** 内層面の対と、インナーバイアホールとを有する多層印刷配線板であって、

対をなす内層面は、相対的に上下に積層され、各内層面には、異なる電位の電源系パターンとGND系パターンとが設けられ、

インナーバイアホールは、対をなす内層面間の同電位の電源系パターン同士、GND系パターン同士をそれぞれ接続したものであることを特徴とする多層印刷配線板。

**【請求項2】** 前記インナーバイアホールを介して接続された電源系パターン、GND系パターンは、非貫通ホールにより外部に導出されたものであることを特徴とする請求項1に記載の多層印刷配線板。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は、多層印刷配線板に関し、特に高密度実装に適した多層印刷配線板に関する。

**【0002】**

**【従来の技術】** 昨今の印刷配線板の小型化の要求に伴い、印刷配線板上のパターン配線密度、部品実装密度を向上させるために、非貫通スルーホールを有する多層印刷配線板が使われている。

**【0003】** 一方、多層印刷配線板では通常のパターン配線手法として図4に示すように、電源系パターン2とGND系パターン3とは、別々の2つの内層面5、6に配線されている。

**【0004】** 従って、内層面5、6に配線されている電源系パターン2やGND系パターン3とを外層面にあるパターンと接続させる場合、図5に示されるように、貫通スルーホール8又は外層面と内層の電源層、GND層を結ぶ非貫通スルーホール4によって行われている。

**【0005】**

**【発明が解決しようとする課題】** 従来の多層印刷配線板では、別々の2つの内層面5、6に配線された電源系パターン2及びGND系パターン3と、外層面に配線されたパターンを接続させる場合、図5のように貫通スルーホール8、又は非貫通スルーホール4を使用していた。

**【0006】** しかし、貫通スルーホールは、外層面にパターンやパットがある部分に設けることができないため、多層印刷配線板上の搭載部品実装密度が高くなるにつれて、貫通スルーホールを設けることのできるスペースが減少してしまい、内層面との接続に大巾な制約を受けてしまう。

**【0007】** また、非貫通スルーホールを使用する場合においても、非貫通スルーホールによって接続される層面の組み合わせ（例えば第1層と第3層、第1層と第4層など）が多くなり、多層印刷配線板の製造工程が非常に複雑となり、かつ困難になるという欠点がある。

**【0008】** 本発明の目的は、貫通スルーホールの数を削減し、かつ非貫通スルーホールの種類を減少させた多

層印刷配線板を提供することにある。

**【0009】**

**【課題を解決するための手段】** 前記目的を達成するため、本発明に係る多層印刷配線板は、内層面の対と、インナーバイアホールとを有する多層印刷配線板であって、対をなす内層面は、相対的に上下に積層され、各内層面には、異なる電位の電源系パターンとGND系パターンとが設けられ、インナーバイアホールは、対をなす内層面間の同電位の電源系パターン同士、GND系パターン同士をそれぞれ接続したものである。

**【0010】** また、前記インナーバイアホールを介して接続された電源系パターン、GND系パターンは、非貫通ホールにより外部に導出されたものである。

**【0011】**

**【作用】** 上下に積層された内層面間に介装されたインナーバイアホールにより、向き合った内層面内の電源系パターン同士、GND系パターン同士がそれぞれ接続されている。そのため、一の内層面を貫通して他の内層面に達する非貫通スルーホールを減らすことが可能となる。さらに、上下の両内層面を貫通する貫通スルーホールの数を削減することが可能となる。

**【0012】**

**【実施例】** 以下、本発明について図面を用いて説明する。

**【0013】** 図1は、本発明の実施例に係る多層印刷配線板の第1の内層面を示す平面図、図2は、第2の内層面を第1の内層面側から見た平面図、図3は、2つの内層面を組合せた状態を示す図であり、図1のA-A'線及び図2のB-B'線に沿う断面図である。

**【0014】** 図1に示すように、第1の内層面5上には、電源系パターン2のブロックと、GND系パターン3のブロックとが格子状に配置され、電源系パターン2のブロック間のみが斜線状に接続されている。また第2の内層面6上でも同様に各パターン2、3のブロックが格子状に配置され、GND系パターン3のブロック間のみが斜線状に接続されている。

**【0015】** そして、2つの内層面5、6が上下に積層され、2つの内層面5、6の同電位のパターンブロック間がインナーバイアホール1で接続されている。また、パターンブロック間の斜線状の接続が第1の内層面と第2の内層面で逆になることも可能である。

**【0016】** また、第1の内層面5、第2の内層面6には、同一層面内に電源系パターン2とGND系パターン3とが設けてあるため、多層印刷配線板7において非貫通スルーホール4にて外層面より、内層面5、6の電源系パターン2、GND系パターン3に接続する場合、基板のセンターを超えるような非貫通スルーホールが不要になっている。

**【0017】**

**【発明の効果】** 以上説明したように本発明は、多層印刷

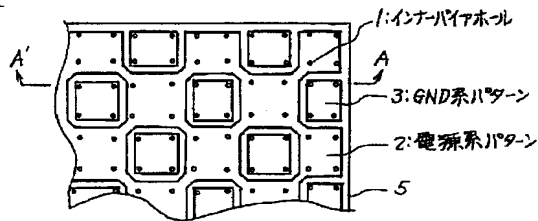
配線板において、電位の異なるパターンが同一層面に任意に配置された内層面を2面持たせ、2面間の同電位パターン同士をインナーバイアホールで接続させる構造とすることにより、基板センターを超えて接続される電源系、GND系パターン接続用の非貫通スルーホールが不要となるため、非貫通スルーホールの種類を大巾に減らすことができ、多層印刷配線板の製造工程を簡略化できる効果がある。

【0018】また、従来では貫通スルーホールにて内層の電源系、GND系パターンに接続させていた部分を容易に非貫通スルーホールにすることができるといふ効果がある。

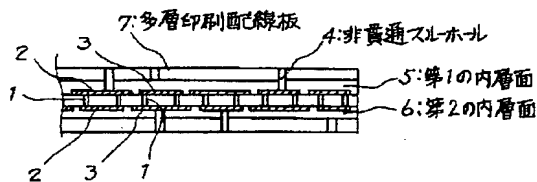
【図面の簡単な説明】

【図1】本発明の実施例に係る多層印刷配線板における第1の内層面を示す平面図である。

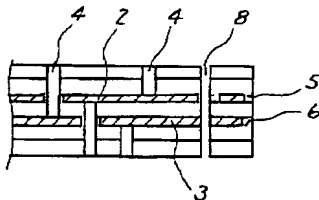
【図1】



【図3】



【図5】



【図2】本発明の実施例に係る多層印刷配線板における第2の内層面を示す平面図である。

【図3】本発明の実施例に係る多層印刷配線板を示す断面図である。

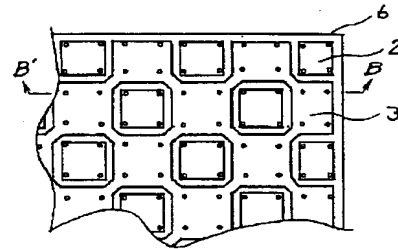
【図4】従来の多層印刷配線板における内層面を示す平面図である。

【図5】従来の多層印刷配線板を示す断面図である。

【符号の説明】

- 1 インナーバイアホール
- 2 電源系パターン
- 3 GND系パターン
- 4 非貫通スルーホール
- 5 第1の内層面
- 6 第2の内層面
- 7 多層印刷配線板
- 8 貫通スルーホール

【図2】



【図4】

